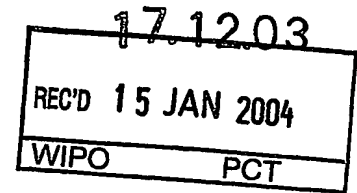


日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 1月 9日

出願番号  
Application Number: 特願2003-003137  
[ST. 10/C]: [JP2003-003137]

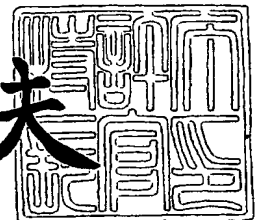
出願人  
Applicant(s): 日本電気株式会社  
日本電気エンジニアリング株式会社

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2003年12月 3日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 52700274

【提出日】 平成15年 1月 9日

【あて先】 特許庁長官 殿

【国際特許分類】 H03F 1/07

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 椎熊 一実

【発明者】

    【住所又は居所】 東京都港区芝浦三丁目 1 8 番 2 1 号 日本電気エンジニアリング株式会社内

    【氏名】 溝口 順一

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【特許出願人】

    【識別番号】 000232047

    【氏名又は名称】 日本電気エンジニアリング株式会社

【代理人】

    【識別番号】 100088328

    【弁理士】

    【氏名又は名称】 金田 暢之

    【電話番号】 03-3585-1882

【選任した代理人】

    【識別番号】 100106297

    【弁理士】

    【氏名又は名称】 伊藤 克博

## 【選任した代理人】

【識別番号】 100106138

## 【弁理士】

【氏名又は名称】 石橋 政幸

## 【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【包括委任状番号】 9713263

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ドハーティ増幅器

【特許請求の範囲】

【請求項 1】 入力端子と、

前記入力端子から入力された信号を第 1 の経路と第 2 の経路に分配する入力分岐手段と、

前記入力分岐手段により前記第 1 の経路に分配された信号を増幅するキャリア増幅器と、

前記入力分岐手段により前記第 2 の経路に分配された信号の中で所定レベル以上の信号のみを増幅するピーク増幅器と、

前記キャリア増幅器の出力と前記ピーク増幅器の出力とを合成する出力合成手段と、

前記第 2 の経路の前記ピーク増幅器の前段に設けられ、入力される信号のレベルに応じて利得が変化して前記第 2 の経路に分配された信号のレベルを補正する利得補償器と、

を有することを特徴とするドハーティ増幅器。

【請求項 2】 請求項 1 に記載のドハーティ増幅器において、

前記利得補償器は、前記所定レベル未満の信号が入力した場合の利得と、前記所定レベル以上の信号が入力した場合の利得とが異なることを特徴とする。

【請求項 3】 請求項 2 に記載のドハーティ増幅器において、

前記利得補償器は、前記所定レベル以上の信号が入力した場合の利得が前記所定レベル未満の信号が入力した場合の利得より大きいことを特徴とするドハーティ増幅器。

【請求項 4】 請求項 2 に記載のドハーティ増幅器において、

前記利得補償器は、前記所定レベル以上の信号が入力した場合の利得が前記所定レベル未満の信号が入力した場合の利得より小さいことを特徴とするドハーティ増幅器。

【請求項 5】 請求項 1 ないし 4 のいずれか 1 つに記載のドハーティ増幅器において、

前記利得補償器の利得は、前記ピーク増幅器の動作特性に基づいて設定されていることを特徴とするドハーティ増幅器。

【請求項 6】 請求項 1 ないし 5 のいずれか 1 つに記載のドハーティ増幅器において、

前記利得補償器は、アンチパラレルダイオードと抵抗の並列回路、またはダイオードと抵抗の並列回路、または F E T、またはバイポーラトランジスタであることを特徴とするドハーティ増幅器。

【請求項 7】 請求項 1 ないし 6 のいずれか 1 つに記載のドハーティ増幅器において、

前記キャリア増幅器と前記ピーク増幅器は F E T で構成され、前記利得補償器は前記ピーク増幅器の  $g_m$  特性を補償することを特徴とするドハーティ増幅器。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、ドハーティ増幅器に関し、特にはピーク増幅器の前段に利得補償器を設けたドハーティ増幅器に関する。

##### 【0002】

##### 【従来の技術】

近年の携帯端末市場の爆発的な普及とそれに伴うインフラ整備により、基地局用の送信増幅器に対する効率改善に関する市場からの要求は厳しくなっている。

##### 【0003】

上記のような要求に応じるために、近年ドハーティ増幅器を始めとする高効率で信号を増幅する手法と、その低歪み化や最近の歪み補償技術を組み合わせることで高性能、高効率な増幅器を構築しようという点に注目が集まってきている。

##### 【0004】

ドハーティ増幅器は、非特許文献 1（1936 年の W.H.Doherty "A New High Efficiency Power Amplifier for Modulated Waves", Proc. IRE, Vol. 24, No. 9, Sept.）で最初に提案された高出力電力増幅器の効率を改善する手法である。

##### 【0005】

ドハーティ増幅器は、常に増幅動作を行うキャリア増幅器と、高電力出力時、具体的にはキャリア増幅器が飽和最大出力に到達した以降でのみ増幅動作を行うピーク増幅器を備えるものである。

#### 【0006】

ドハーティ増幅器は、キャリア増幅器とピーク増幅器を同一の特性を有するデバイスにし、かつこれらを2台から複数台並列に配置した構成が一般的であり、実際に低周波からミリ波にわたる周波数帯の信号を扱う増幅器として数多く実現されてきている。

#### 【0007】

従来、このようなドハーティ増幅器として、例えば特許文献1（特開平7-2852号公報）に記載された図9に示す構成のドハーティ増幅器がある。以下、図9を参照して特許文献1に記載のドハーティ増幅器を簡単に説明する。

#### 【0008】

図9において、入力端子1から入力された信号は、 $1/4$ 波長の伝送経路21を含む入力分岐回路2によりキャリア増幅器側とピーク増幅器側に分配される。キャリア増幅器側に分配された信号はキャリア増幅器3により増幅され、ピーク増幅器側に分配された信号は $1/4$ 波長の伝送経路21を通過した後、ピーク増幅器4により増幅される。

#### 【0009】

出力合成回路5は $1/4$ 波長の伝送経路51を含み、 $1/4$ 波長の伝送経路51を通過したキャリア増幅器3の出力とピーク増幅器4の出力とを結合して出力する。よって、キャリア増幅器3とピーク増幅器4の出力信号の位相関係は、出力合成回路5での信号合成点で同相となる。

#### 【0010】

しかしながら、ドハーティ増幅器を構成するキャリア増幅器3またはピーク増幅器4の増幅動作が理想的な動作と異なる場合、出力合成回路5での信号合成が有効に行われなため、理想的な線形増幅作用や飽和出力電力が得られなくなってしまう。

#### 【0011】

上記のような問題が生じる一例としては、ドハーティ増幅器を構成するキャリア増幅器とピーク増幅器とに同等特性（例えば、 $g_m-I_d$ 特性）のデバイスを用いた場合（クラシカルドハーティ）がある。この場合には、特にピーク増幅器の動作が理想的な動作と異なってしまうという問題が生じる。具体的な一例としては、ピーク増幅器の利得が理想的な利得よりも小さくなってしまうという問題が生じてしまう。

#### 【0012】

したがって、使用するデバイス（FET等）の $g_m$ （伝達コンダクタンス）特性が、キャリア増幅器とピーク増幅器とで同一の場合でも、そのままでは理想的な線形増幅作用や飽和出力電力が得られなくなる。

#### 【0013】

この問題に対しては、いくつかの改善手法が提案されている。

#### 【0014】

例えば、非特許文献2（Steve C. Cripps 著RF Power Amplifiers for Wireless communications, Artech House 1999 のp236）では、ピーク増幅器の入力に可変減衰器を備え、入力レベルの大小に応じて減衰量を制御して、伝達特性を補償する手段を提案している。

#### 【0015】

また、非特許文献3（Steve C. Cripps 著 Advanced Techniques in RF Power Amplifiers, Artech House 2002 p50）では、具体的なブロック図等はないが、キャリア増幅器のバイアス設定を、入力信号レベルによって、C級バイアスだったものをB級バイアスにまで適応制御し、ドハーティ増幅器として最大電力を得る方法を提案している。

#### 【0016】

また、特許文献2（特表2000-513535号公報）では、入力信号の電力レベルや信号の大きさを直接的または間接的に検出器で検出し、検出した値に基づきキャリア増幅器のバイアス制御部とピーク増幅器のバイアス制御部がキャリア増幅器とピーク増幅器のバイアスを制御する手法を提案している。

#### 【0017】

## 【非特許文献 1】

1936年のW.H.Doherty "A New High Efficiency Power Amplifier for Modulated Waves", Proc. IRE, Vol. 24, No. 9, Sept.

## 【非特許文献 2】

Steve C. Cripps 著 RF Power Amplifiers for Wireless communications, Artech House 1999 の p 236

## 【非特許文献 3】

Steve C. Cripps 著 Advanced Techniques in RF Power Amplifiers, Artech House 2002 p 50

## 【特許文献 1】

特開平 7-22852 号公報

## 【特許文献 2】

特表 2000-513535 号公報

## 【0018】

## 【発明が解決しようとする課題】

しかしながら、非特許文献 2 や非特許文献 3 や特許文献 2 の手法では、いずれにしても検波、判定および制御などを行う回路が必要となり、構成が複雑になるという問題が生じる。

## 【0019】

本発明の目的は、例えば同一のデバイスをキャリア増幅器およびピーク増幅器として用いた場合でも、簡単な構成でより理想に近い線形増幅、電力合成動作が得られるドハーティ増幅器を提供することにある。

## 【0020】

## 【課題を解決するための手段】

上記目的を達成するため、本発明のドハーティ増幅器は、入力端子と、前記入力端子から入力された信号を第 1 の経路と第 2 の経路に分配する入力分岐手段と、前記入力分岐手段により前記第 1 の経路に分配された信号を増幅するキャリア増幅器と、前記入力分岐手段により前記第 2 の経路に分配された信号の中で所定レベル以上の信号のみを増幅するピーク増幅器と、前記キャリア増幅器の出力と



前記ピーク増幅器の出力とを合成する出力合成手段と、前記第2の経路の前記ピーク増幅器の前段に設けられ、入力される信号のレベルに応じて利得が変化して分配された信号のレベルを補正する利得補償器とを有することを特徴とする。

#### 【0021】

上記の発明によれば、第2の経路のピーク増幅器の前段に設けられ、入力される信号のレベルに応じて利得が変化して第2の経路に分配された信号のレベルを補正する利得補償器を含む構成なので、利得補償器の利得変化動作によりピーク増幅器の利得を補償可能となる。よって、従来必要であった検波、判定および制御などを行う回路を不要にでき、簡単な構成でより理想に近い線形増幅、電力合成動作が可能となる。また、従来必要であった制御回路を不要にできるので、制御用の専用の制御信号や制御信号用の専用の端子も不要にできる。

#### 【0022】

また、本発明のドハーティ増幅器は、上記の発明において、前記利得補償器が、前記所定レベル未満の信号が入力した場合の利得と、前記所定レベル以上の信号が入力した場合の利得とが異なることを特徴とする。

#### 【0023】

上記の発明によれば、所定レベル未満の信号が入力した場合の利得と所定レベル以上の信号が入力した場合の利得とが異なる利得補償器としたので、上記の効果に加えて、入力端子から入力された信号に対するピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を補償可能となる。

#### 【0024】

また、本発明のドハーティ増幅器は、上記の発明において、前記利得補償器を、前記所定レベル以上の信号が入力した場合の利得が前記所定レベル未満の信号が入力した場合の利得より大きい構成としている。

#### 【0025】

上記の発明によれば、上記の効果に加えて、入力端子から入力された信号に対するピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を向上可能となる。よって、ピーク増幅

器の利得が理想的な利得よりも低い場合に、ピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を補償可能となる。

#### 【0026】

また、本発明のドハーティ増幅器は、上記の発明において、前記利得補償器を、前記所定レベル以上の信号が入力した場合の利得が前記所定レベル未満の信号が入力した場合の利得より小さい構成としている。

#### 【0027】

上記の発明によれば、上記の効果に加えて、入力端子から入力された信号に対するピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を小さくできる。よって、ピーク増幅器の利得が理想的な利得よりも大きい場合に、ピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を補償可能となる。

#### 【0028】

また、本発明のドハーティ増幅器は、上記の発明において、前記利得補償器の利得が、前記ピーク増幅器の動作特性に基づいて設定されているので、上記の効果に加えて、ピーク増幅器の利得を高い精度で補償可能となる。

#### 【0029】

また、本発明のドハーティ増幅器は、上記の発明において、前記利得補償器が、アンチパラレルダイオードと抵抗の並列回路、またはダイオードと抵抗の並列回路、またはFET、またはバイポーラトランジスタである構成としているので、上記の効果に加えて、簡単な構成の利得補償器を実現可能となる。

#### 【0030】

また、本発明のドハーティ増幅器は、上記の発明において、前記キャリア増幅器と前記ピーク増幅器がFETで構成され、前記利得補償器は前記ピーク増幅器の $g_m$ 特性を補償する構成としている。

#### 【0031】

上記の発明によれば、キャリア増幅器とピーク増幅器をFETで構成した場合

にも上記の効果と同様の効果が得られる。

#### 【0032】

##### 【発明の実施の形態】

以下、本発明の実施の形態を図面に示す一実施例に基づき説明する。

#### 【0033】

本実施例は、図1に示すように、キャリア増幅器3とピーク増幅器4を含むドハーティ増幅器において、ピーク増幅器4の前段に利得補償器6を有していることを1つの特徴としている。図1において、補正手段としての利得補償器6は、利得が入力レベルに応じて変化するものである。なお、図1において、図9と同一構成のものには同一符号を附してある。

#### 【0034】

ここで、本発明の一実施例の概要を説明する。

#### 【0035】

本実施例のドハーティ増幅器は、図9に示す従来のキャリア増幅器3、ピーク増幅器4、出力合成回路5および入力分岐回路2を備えた構成に対し、図1に示したように、ピーク増幅器4の前段に利得が入力レベルによって変化する利得補償器6を設けている。

#### 【0036】

本実施例においては、利得補償器6は、入力する信号のレベルが、例えばC級にバイアスされてFETで構成されたピーク増幅器4の増幅開始レベル以上の場合に、ピーク増幅器4へのゲート入力電圧信号を拡大するような補正を行う。

#### 【0037】

上記のような利得補償器6を用いることにより、ピーク増幅器4とキャリア増幅器3として同一特性のデバイスを使用したドハーティ増幅器においても、飽和出力時に所望の最大出力が得られるような動作を可能としている。したがって、ドハーティ増幅器として、理想的な増幅動作が得られることを可能にしている。

#### 【0038】

以下、図1を参照して本実施例のドハーティ増幅器を具体的に説明する。

#### 【0039】

本ドハート増幅器は、通常、キャリア増幅器と呼ばれている常に信号の増幅動作を行っている増幅器 3 と、通常ピーク増幅器あるいは補助増幅器（本願では「ピーク増幅器」で統一する。）と呼ばれる、所定レベル以上の信号が入力したときのみ（高電力出力時のみ）に動作している増幅器 4 とを有している。

#### 【0040】

なお、所定レベルは、キャリア増幅器 3 が飽和出力電力を出力し始める際に入力端子 1 から入力される信号のレベルに対応するものであり、本実施例では所定レベルを、キャリア増幅器 3 が飽和出力電力を出力し始める際に、入力端子 1 から入力される信号のレベルとしている。

#### 【0041】

ピーク増幅器 4 の前段には、ピーク増幅器 4 の伝達特性（動作特性）に応じてピーク増幅器 4 の振幅成分を補償するための利得補償器 6 が設けてある。

#### 【0042】

さらに、本ドハート増幅器は、キャリア増幅器 3 とピーク増幅器 4 の出力を合成して出力する出力合成手段としての出力合成回路 5 と、入力信号をキャリア増幅器側（第 1 の経路）22 とピーク増幅器側（第 2 の経路）23 に分配する入力分岐手段としての入力分岐回路 2 とを含んでいる。

#### 【0043】

一般にドハート増幅器は、飽和出力電力近傍で飽和を維持しながら動作するキャリア増幅器 3 を有することにより、飽和電力からバックオフをとった出力時においても、通常の A 級、A B 級増幅器より高い効率が実現されている。

#### 【0044】

キャリア増幅器 3 には、通常 A B 級や B 級にバイアスされた増幅器が用いられることが多い。ピーク増幅器 4 は、信号電力が高出力時にのみ動作するよう、通常は C 級にバイアスされて使用されていることが多い。

#### 【0045】

キャリア増幅器 3 とピーク増幅器 4 の出力を結合する出力合成回路 5 は、例えばトランスで構成されており、通常 1/4 波長の伝送線路 51 を備える。入力分岐回路 2 は、ピーク増幅器 4 とキャリア増幅器 3 の出力信号の位相関係を、出力

合成回路 5 の信号合成点で同相にするための  $1/4$  波長の伝送線路 21 や、あるいは  $90^\circ$  ハイブリッド回路などから構成される。

#### 【0046】

また、図 1 の利得補償器 6 は、例えば図 2 (a) に示したアンチパラレルダイオード 61 と抵抗器 62 から構成されている。具体的には、利得補償器 6 として、カソードが入力分岐回路 2 の入力分岐回路 2 の  $1/4$  波長の伝送線路 21 と接続されるとともにアノードがピーク増幅器 4 の入力側に接続されるダイオード 61a とカソードがダイオード 61a のアノードと接続されるとともにアノードがダイオード 61a のカソードと接続されたダイオード 61b とで構成されたアンチパラレルダイオード 61 と、抵抗器 62 との並列回路が用いられてもよい。

#### 【0047】

なお、通常のドハーティ増幅器の動作原理については、たとえば Steve C.ripps 著 Advanced Techniques in RF Power Amplifiers, Artech House 2002 などの文献により当業者にとってよく知られているので、その詳細な説明は省略する。

#### 【0048】

以下、本実施例の動作につき説明する。

#### 【0049】

本実施例では、説明を簡単にするために、B 級バイアスされたキャリア増幅器 3 と C 級バイアスされたピーク増幅器 4 を用い、さらにキャリア増幅器 3 とピーク増幅器 4 として同一特性の FET デバイスを用いてドハーティ増幅器を構成した場合の動作について説明する。なお、本発明は、上記の構成に限るものではなく、適宜変更可能である。

#### 【0050】

まず、ドハーティ増幅器の理想的な動作中における各増幅器 3、4 の動作状態を、図 3 を用いて説明する。

#### 【0051】

ドハーティ増幅器は大きく 3 つの動作領域、すなわち低レベル領域、遷移領域、飽和領域に分けられる。

## 【0052】

図3には、キャリア増幅器3、ピーク増幅器4のそれぞれに印加される入力電圧の最大値を1として規格化した入力電圧 $V_{in}$ を横軸にとり、それぞれに対応するピーク増幅器4のドレイン電流を $I_p$ 、キャリア増幅器3の出力電圧を $V_c$ 、キャリア増幅器3のドレイン電流を $I_c$ とし、それぞれ縦軸に示してある。

## 【0053】

本実施例では、キャリア増幅器3とピーク増幅器4として同一特性のFETを用いると仮定しているため、 $I_c$ の最大値と $I_p$ の最大値は等しく図示される。また、ピーク増幅器4はC級にバイアスされ、通常のドハーティ増幅器の構成である入力電圧 $V_{in}$ が0.5からドレイン電流が流れ始めて増幅動作を開始するものとする。

## 【0054】

また、各デバイス、すなわちキャリア増幅器3とピーク増幅器4のドレイン電流-ゲート電圧特性としては、図4に示すようにスレショルド電圧 $V_{th}$ からドレイン電流が流れ始め、伝達コンダクタンス $g_m$ は一定値であるものとする。

## 【0055】

B級バイアスされたキャリア増幅器3に所定レベル（本例では $V_{in}=0.5$ とする。）以下の信号 $V_{in}$ が入力されると、信号 $V_{in}$ に比例したキャリア増幅器3の出力電圧 $V_c$ が発生する。このように、信号 $V_{in}$ に応じてキャリア増幅器3の出力電圧 $V_c$ が変化する領域が低レベル領域である。

## 【0056】

次に、信号 $V_{in}$ が0.5に達すると（これを「遷移点」と呼ぶことにする。）、キャリア増幅器3は飽和し、出力電圧は一定値となる。この時点でドハーティ増幅器自体の効率も最大となり、理想的にはB級増幅器の理想効率である78%（ $\pi/4$ ）に達する。ただし、このときのキャリア増幅器3の飽和出力電力は、ドハーティ増幅器として得られるべき飽和電力の1/4である。

## 【0057】

この遷移点から $V_{in}$ が増加するとピーク増幅器4も動作を開始する。

## 【0058】

このピーク増幅器 4 の動作により、出力合成回路 5 の伝送トランス 51 を介してキャリア増幅器 3 の負荷インピーダンスが変調する。その結果、キャリア増幅器 3 の出力電流は入力電圧に対して線形に増加しつづけ、負荷により大きな電力を供給することとなり、結果的にドハーティ増幅器として線形な増幅特性が維持され、所望の出力電力を線形増幅することができる。

#### 【0059】

入力電圧がさらに大きくなると、ピーク増幅器 4 も飽和に達し、ドハーティ増幅器としての飽和最大出力に達する。この遷移点から飽和点までの間、ドハーティ増幅器の総合効率は極めて高く維持されている。

#### 【0060】

上述した動作がドハーティ増幅器の理想的な動作の一例である。

#### 【0061】

このとき、ピーク増幅器 4 側のドレイン電流は、遷移点からの入力電圧に比例して、キャリア増幅器 3 のドレイン電流増加分の倍の傾きで増加する必要がある。これは、最終的に入力電圧が最大となった時点 ( $V_{in} = 1.0$ ) で、キャリア増幅器 3 とピーク増幅器 4 のドレイン電流 ( $I_c$  と  $I_p$ ) が最大 ( $I_c = I_p = 1.0$ ) となり、キャリア増幅器 3 から見た負荷インピーダンスも最大出力を負荷に伝達できる最適な状態が達成され、ドハーティ増幅器として最大出力が得られるからである。

#### 【0062】

次に、実際のドハーティ増幅器の動作を説明する。

#### 【0063】

実際のドハーティ増幅器を構成する場合を考えると、キャリア増幅器 3、ピーク増幅器 4 にはほぼ同じような特性を有するデバイスが用いられることが多い。これは、クラシカルドハーティと呼ばれる構成である。

#### 【0064】

例えば、ドハーティ増幅器の飽和電力を 100 W にしたいという場合には、キャリア増幅器、ピーク増幅器は各々 50 W 飽和電力の同一のデバイスを選択するのが一般的である。もちろん、これにとらわれず、飽和電力の異なるデバイスを

選択する、拡張型ドハーティと呼ばれる構成を選択することもあるが、基本的な原理が変わることはないのでその場合の説明等は省略する。

#### 【0065】

しかしながら、上述のようにキャリア増幅器とピーク増幅器とに同一特性のデバイスを用いてドハーティ増幅器を構成した場合には、同一特性のキャリア増幅器とピーク増幅器を、従来技術として図9に示したようにただ組み合わせただけでは、上述したようにドハーティ増幅器の理想的な特性が得られず、飽和電力付近での効率低下や飽和電力の低下、線形性の劣化が生じてしまう。

#### 【0066】

図5は、実際のドハーティ増幅器で生じる上記劣化の一例を示した図であり、図3に示した理想的な状態と同様な主要なパラメータの入出力特性を図示してある。

#### 【0067】

上述したように、理想状態では、ピーク増幅器4の最大電流値は入力電圧が最大の点で最大値となっている必要がある。それに対して、図5に示した例では、実際には伝達コンダクタンス  $g_m$  が、理想的な値として必要な値の半分しかないため、入力電圧が最大になってもドレイン電流は半分の値にしか達していない。

#### 【0068】

このため、ドハーティ増幅器として理想的な動作ができていない。簡単な計算によれば、最大入力時のドレイン効率は理想状態の78%に対して約20%低下の58.9%、出力は理想状態の50%に低下、入出力の線形性は入力1に対して出力0.5に劣化することが示される。

#### 【0069】

そこで、本発明においては、ピーク増幅器4の前段に、図2に一例を示したような利得を入力信号の大きさに応じて変化させる利得補償器を設けることにより、理想的に動作するドハーティ増幅器を可能としており、例えばキャリア増幅器3、ピーク増幅器4として同一特性を有するデバイスを用いた場合においても、理想的なドハーティ増幅器として動作することを可能としている。

#### 【0070】



この実施例の場合には、具体的には、図 2 (b) に示した利得補償器 6 の特性を、図 6 に示すように信号  $V_{in}$  が 0.5 以上の場合に入力信号の増加 1 に対して出力信号がほぼ 2 倍増加するようにすればよい。

#### 【0071】

上記のような特性は、図 2 (a) に示したような回路例で、ダイオード 61a、61b と周辺の抵抗 62 として最適な値のものを選択することにより、近似的に所望特性の実現が可能である。例えば、抵抗の値を大きく選べば入出力特性は大きな出力範囲特性を示すようになり、逆に抵抗の値を小さく選べば出力範囲特性は小さくなる。

#### 【0072】

よって、この出力範囲特性の傾きがほぼ 2 となる領域を利用して、この利得補償器 6 をピーク増幅器 4 の前段に備え、利得補償器 6 の上記出力範囲開始点が、本例で C 級増幅器を採用しているピーク増幅器 4 のスレシヨルド電圧 ( $V_{in} = 0.5$ ) 付近またはピーク増幅器 4 のスレシヨルド電圧 ( $V_{in} = 0.5$ ) になるように、利得補償器 6 への入力レベルや動作状態を設定することにより、ピーク増幅器 4 の  $g_m$  特性を、見かけ上、倍となるようにすることができる。

#### 【0073】

つまり、ピーク増幅器 4 は入力レベルが最大値となる点でドレイン電流も最大となり、遷移点から飽和状態までのドハーティ増幅器としての理想的な状態が達成されることが可能となる。よって、例えば同一のデバイスをキャリア増幅器、ピーク増幅器に用いた場合でも、簡単な構成でより理想に近い線形増幅、電力合成動作が得られるドハーティ増幅器を実現可能となる。

#### 【0074】

さらに説明すると、本例の場合、入力端子 1 に入力する信号のレベルがピーク増幅器 4 のスレシヨルド電圧以下の場合、利得補償器 6 の利得すなわち利得補償器 6 の入出力特性の傾きが 1 またはほぼ 1 となり、入力端子 1 に入力する信号のレベルがピーク増幅器 4 のスレシヨルド電圧を越える場合、利得補償器 6 の利得すなわち利得補償器 6 の入出力特性の傾きが 2 またはほぼ 2 となるように、利得補償器 6 への入力レベルや動作状態を設定することにより、ピーク増幅器 4 を理

想的な状態で動作可能にできる。

#### 【0075】

上記のように、入力される信号のレベルに応じて利得が変化する利得補償器 6 がピーク増幅器 4 の前段に設けてあるので、利得補償器 6 の利得変化動作によりピーク増幅器の動作時の利得を補償可能となるとともにピーク増幅器を動作させる必要の無い状態（入力端子 1 に入力する信号のレベルが所定レベルに満たない状態）のときにピーク増幅器 4 が動作してしまうことを回避可能となる。

#### 【0076】

この点を補足すると、例えば、利得補償器 6 の利得がピーク増幅器の動作時の利得を補償する利得に固定されていると、本来ピーク増幅器が動作してはならない状態（入力端子 1 に入力する信号のレベルが所定レベルに満たない状態）のときでもピーク増幅器が動作してしまう可能性が生じてしまう。

#### 【0077】

これに対して、本実施例は、入力される信号のレベルに応じて利得が変化する利得補償器 6 がピーク増幅器 4 の前段に設けてあるので、本来ピーク増幅器が動作してはならない状態（入力端子 1 に入力する信号のレベルが所定レベルに満たない状態）のときは、利得補償器 6 の出力が所定レベルに満たない状態となる利得となり、入力端子 1 に入力する信号のレベルが所定レベル以上のときは、ピーク増幅器の動作時の利得を補償する利得となるようにすることが可能となる。よって、上述したように簡単な構成でより理想に近い線形増幅、電力合成動作が可能となる。

#### 【0078】

また、所定レベル未満の信号が入力端子 1 から入力した場合の利得補償器 6 の利得と、所定レベル以上の信号が入力した場合の利得補償器 6 の利得とが異なるように設定することにより、入力端子 1 から入力された信号に対するピーク増幅器 4 の増幅動作開始ポイント（ピーク増幅器 4 のスレッシュホールド電圧）を変更することなく、上述したように簡単な構成でより理想に近い線形増幅、電力合成動作を行うことができる。

#### 【0079】

また、所定レベル以上の信号が入力した場合の利得補償器 6 の利得が所定レベル未満の信号が入力した場合の利得補償器 6 の利得より大きい構成とすれば、ピーク増幅器 4 の利得が理想状態の値より下回っている場合に、入力端子から入力された信号に対するピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を理想状態の利得へ向上可能となる。

#### 【0080】

また、利得補償器 6 の利得が、ピーク増幅器 6 の動作特性に基づいて設定されているので、上記の効果に加えて、ピーク増幅器 6 の利得および／またはピーク増幅器 6 の増幅動作開始ポイント（本例のスレッシュホールド電圧）を高い精度で補償可能となる。

#### 【0081】

なお、上記では、ピーク増幅器 4 の伝達コンダクタンス  $g_m$  が、理想的な値として必要な値の半分しかない場合の例を示し、信号  $V_{in}$  が 0.5 以上の場合に利得補償器 6 の利得補償を利得補償器 6 の入出力特性の傾きが 2 またはほぼ 2 とするような例を示したが、信号  $V_{in}$  が 0.5 以上の場合における利得補償器 6 の利得補償は、ピーク増幅器 4 の伝達コンダクタンス  $g_m$  が理想的な値に対してどれほどの割合になっているかによって適宜変更可能である。

#### 【0082】

例えば、ピーク増幅器 4 の伝達コンダクタンス  $g_m$  が、理想的な値として必要な値よりも大きくなる場合、信号  $V_{in}$  が 0.5 未満の場合に利得補償器 6 の利得補償を利得補償器 6 の入出力特性の傾きが 1 またはほぼ 1 とし、信号  $V_{in}$  が 0.5 以上の場合に利得補償器 6 の利得補償を利得補償器 6 の入出力特性の傾きが 1 未満としてもよい。

#### 【0083】

上記のように、利得補償器 6 を、所定レベル以上の信号が入力した場合の利得が所定レベル未満の信号が入力した場合の利得より小さい構成とすれば、入力端子から入力された信号に対するピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を小さくでき

る。よって、ピーク増幅器の利得が理想的な利得よりも大きい場合に、ピーク増幅器の増幅動作開始ポイントを変更することなく、ピーク増幅器が増幅動作を行う際のピーク増幅器の利得を補償可能となる。

#### 【0084】

また、利得補償器6については、図2(a)に示した構成に限られるものではなく適宜変更可能である。例えば、利得補償器6としては、上述したような特性を有する図8に示すような簡単な回路でも実現できる。

#### 【0085】

図8を簡単に説明すると、図8(a)は、利得補償器6としてダイオード63と抵抗64の並列回路を用いた例であり、ダイオード63のカソードが入力分岐回路2の1/4波長の伝送線路21と接続され、ダイオード63のアノードがピーク増幅器4の入力側に接続される。図8(b)は、利得補償器6としてFET65を用いた例であり、FET65のドレインが第2の経路23に接続され、FETのソースが接地されている。図8(c)は、利得補償器6としてバイポーラトランジスタ66を用いた例であり、バイポーラトランジスタ66のコレクタが第2の経路23に接続され、バイポーラトランジスタ66のエミッタが接地され、バイポーラトランジスタ66のベースには所望の電圧 $V_B$ が印加される。

#### 【0086】

また、ピーク増幅器4とキャリア増幅器3に使用するデバイスの飽和電流特性に差がある場合に、本発明の考え方を拡張することも容易である。例えば、電源電圧や、飽和電流特性が異なるデバイスをピーク増幅器4とキャリア増幅器3に用いた場合にも、基本的には上述したように入出力特性を最大値で規格化して考えればほとんど同じ議論ができる。具体的な例をあげれば、図7に示したように、ピーク増幅器の、C級バイアス点から所望の飽和出力電力が得られる動作電流値までの傾き、特には、ピーク増幅器の増幅動作開始ポイント（例えばスレッシュホールド電圧）から所望の飽和出力電力が得られる動作電流値までの傾き、例えばgm特性を、利得補償器で所望の値だけ補正すればよい。

#### 【0087】

したがって、キャリア増幅器3とピーク増幅器4として互いに異なる特性を有

するデバイスを用いたとしても、簡単な構成で理想に近い線形増幅、電力合成動作が得るドハーティ増幅器を構成することが可能となる。

#### 【0088】

以上説明した実施形態において、図示した構成は単なる一例であって、本発明はその構成に限定されるものではない。

#### 【0089】

##### 【発明の効果】

本発明は、ドハーティ増幅器のピーク増幅器の前段に、入力される信号のレベルに応じて利得が変化する利得補償器を設けてあるので、従来技術のように検波、判定および制御などを行う複雑な回路構成や制御を必要とせずに理想的な増幅動作を行うことが可能となる。よって、例えば、同一のデバイスをキャリア増幅器およびピーク増幅器として用いた場合でも、構成の簡略化が図れ、また低コスト化が実現可能となる。

##### 【図面の簡単な説明】

#### 【図1】

本発明の一実施例を示したブロック回路図。

#### 【図2】

図1の要部を示した回路図。

#### 【図3】

ドハーティ増幅器の理想的な動作状態を示した説明図。

#### 【図4】

図1のキャリア増幅器とピーク増幅器のドレイン電流－ゲート電圧特性を示した特性図。

#### 【図5】

従来のドハーティ増幅器の動作状態を示した説明図。

#### 【図6】

図2(a)の利得補償器の特性を示した特性図。

#### 【図7】

本例の利得補償器の補償の一例を示した説明図。

**【図 8】**

利得補償器の他の例を示した回路図。

**【図 9】**

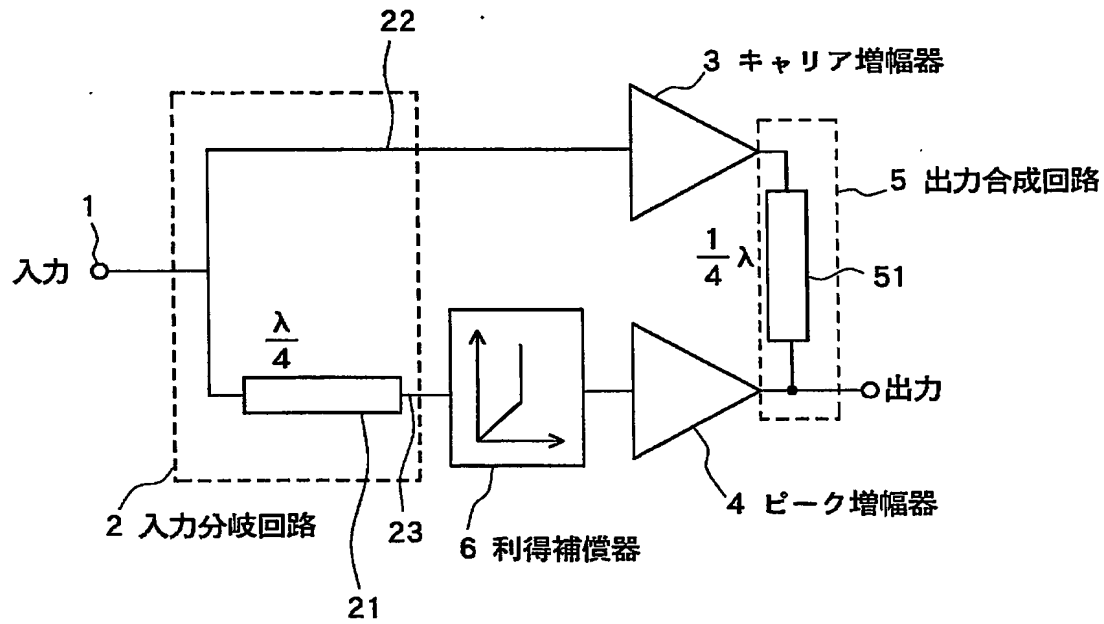
従来のドハーティ増幅器を示したブロック図。

**【符号の説明】**

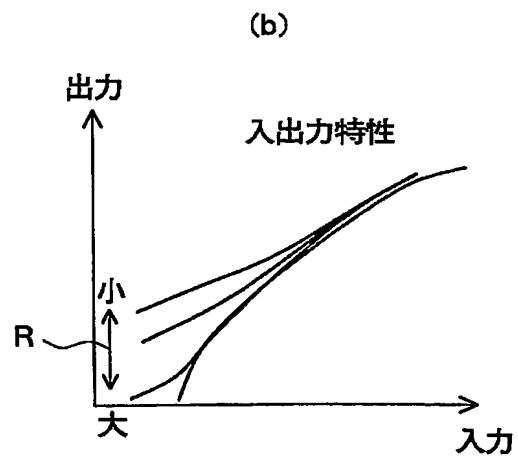
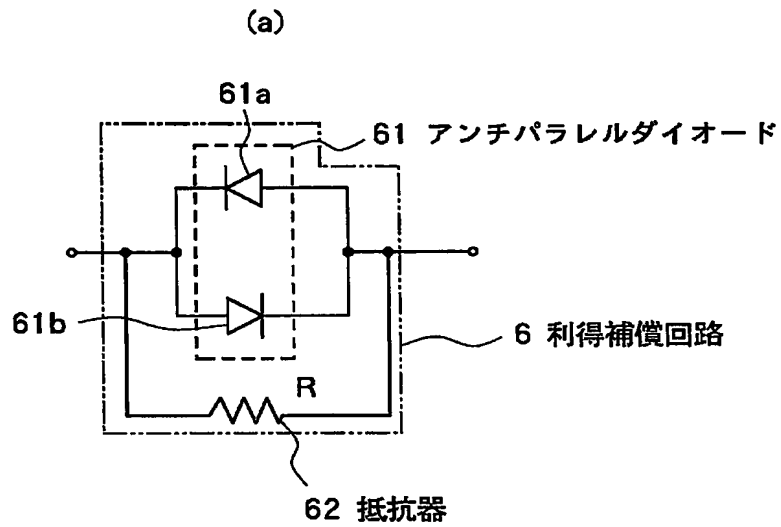
- 1        入力端子
- 2        入力分岐手段（入力分岐回路）
- 3        キャリア増幅器
- 4        ピーク増幅器
- 5        出力合成手段（出力合成回路）
- 6        補正手段、利得補償器
- 6 1      アンチパラレルダイオード
- 6 2      抵抗
- 6 3      ダイオード
- 6 4      抵抗
- 6 5      F E T
- 6 6      バイポーラトランジスタ

【書類名】 図面

【図 1】

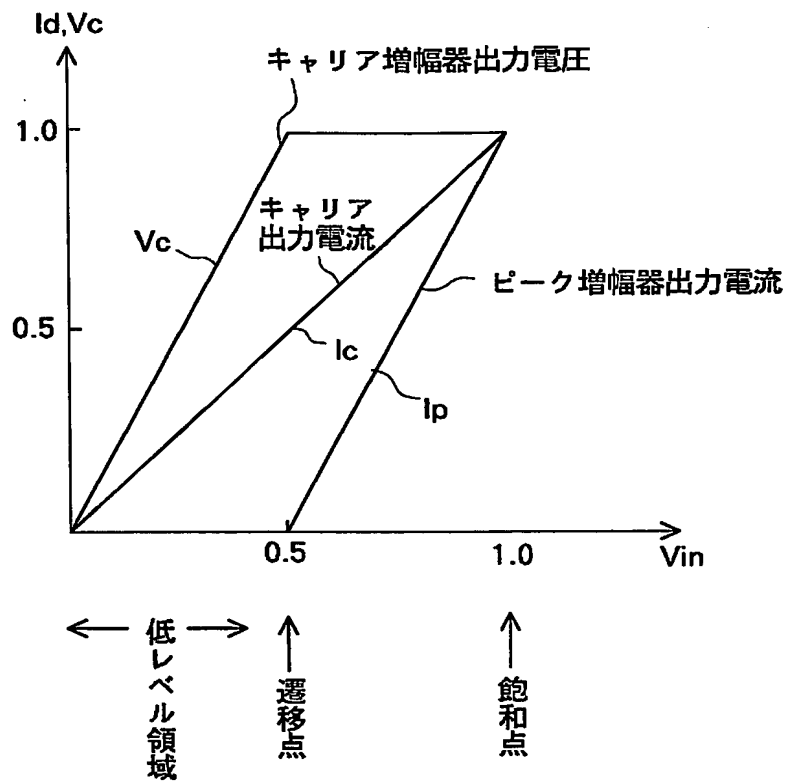


【図 2】

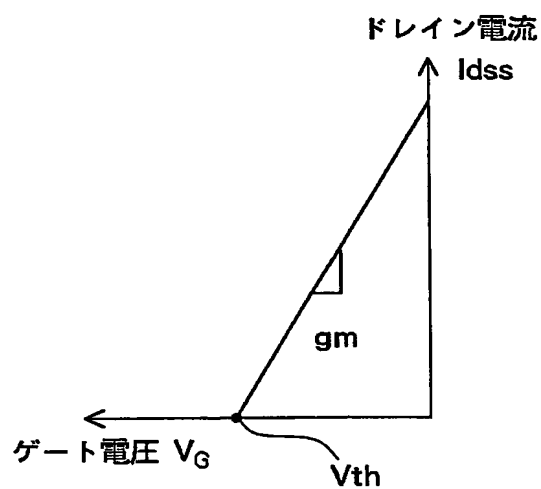




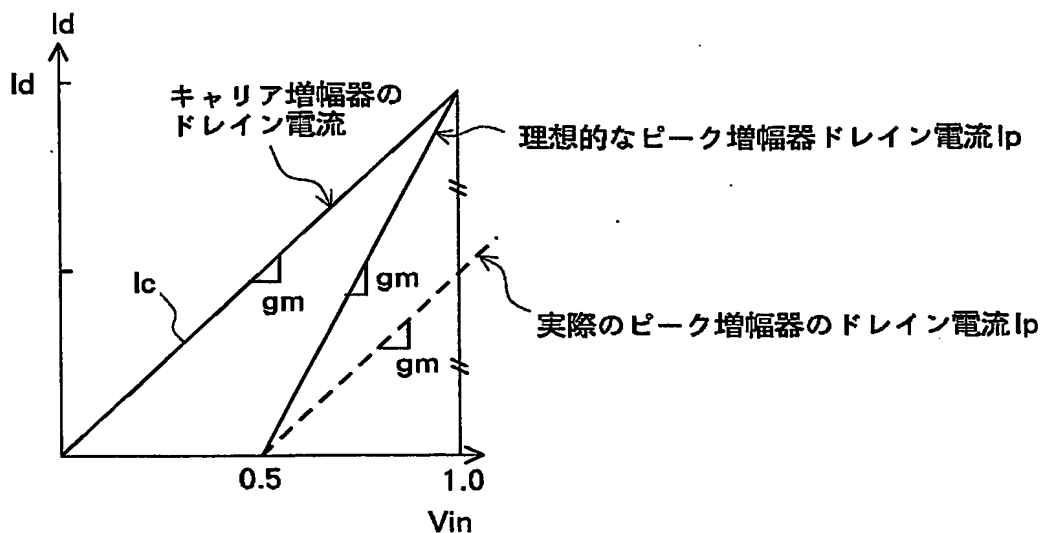
【図 3】



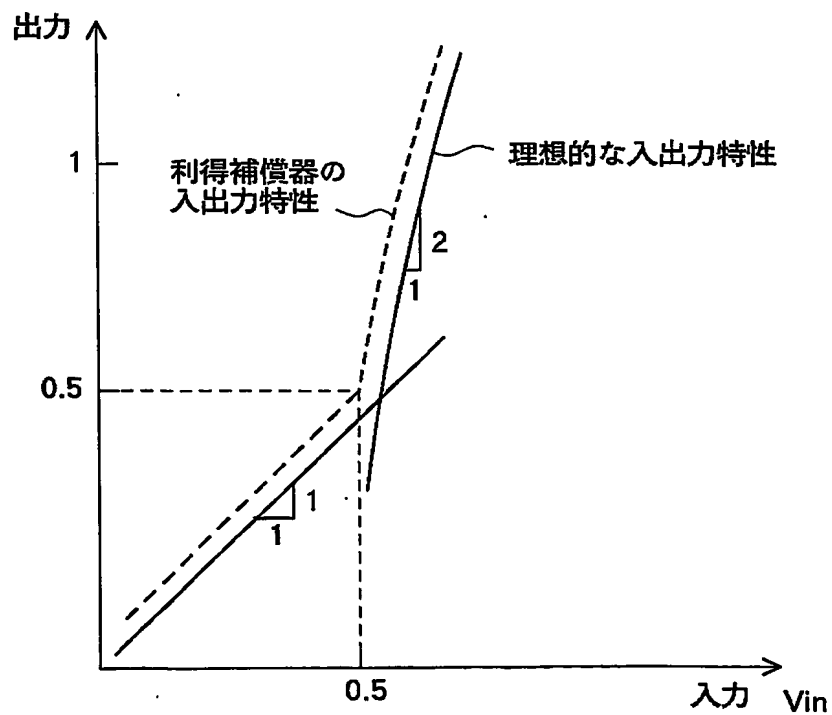
【図 4】



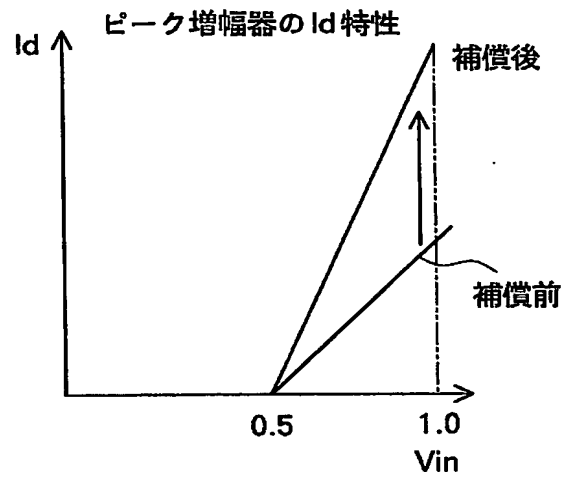
【図 5】



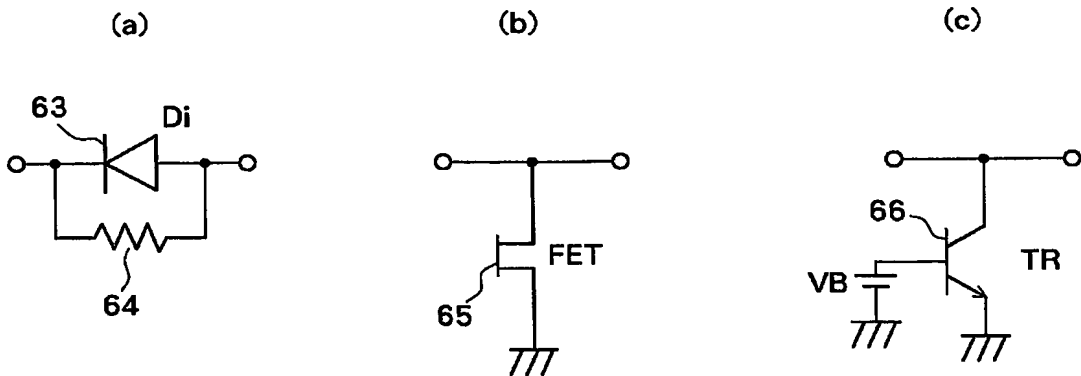
【図 6】



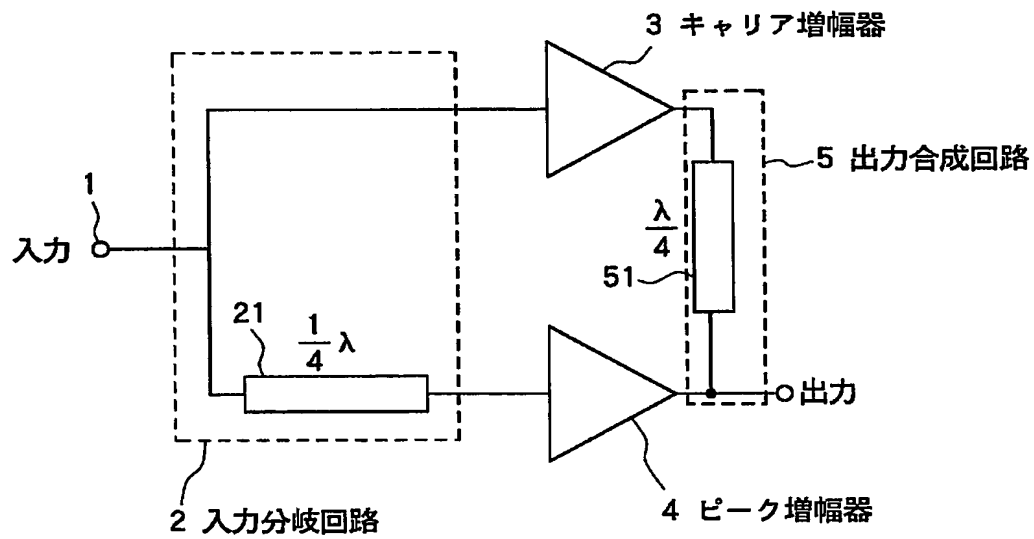
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 ピーク増幅器の前段に入力される信号のレベルに応じて利得が変化する利得補償器を設けることにより、同一のデバイスをキャリア増幅器およびピーク増幅器として用いた場合でも、簡単な構成でより理想に近い線形増幅、電力合成動作が得られるドハーティ増幅器を提供可能とする。

【解決手段】 ドハーティ増幅器に含まれるピーク増幅器 4 の前段にアンチパラレルダイオードと抵抗の並列回路で構成される利得補償器 6 を設け、ピーク増幅器 4 が動作している際の利得補償器 6 の利得をピーク増幅器 4 の  $g_m$  特性に基づいて設定することにより、ピーク増幅器 4 の動作特性を補償する。よって、簡単な構成で理想に近い線形増幅、電力合成動作が得られるドハーティ増幅器を提供可能となる。

【選択図】 図 1

【書類名】 出願人名義変更届（一般承継）

【整理番号】 52700274

【提出日】 平成15年 4月24日

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2003- 3137

【承継人】

【識別番号】 303013763

【氏名又は名称】 日本電気エンジニアリング株式会社

【承継人代理人】

【識別番号】 100123788

【弁理士】

【氏名又は名称】 宮崎 昭夫

【電話番号】 03-3585-1882

【提出物件の目録】

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 平成15年4月16日提出の特願2002-34932  
1の出願人名義変更届に添付のものを援用する。

【物件名】 承継人であることを証明する承継証明書 1

【援用の表示】 平成15年4月18日提出の特願2002-36978  
8の出願人名義変更届に添付のものを援用する。

【包括委任状番号】 0304619

【ブルーフの要否】 要

特願 2003-003137

出願人履歴情報

識別番号

[000004237]

1. 変更年月日  
[変更理由]

1990年 8月29日

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社

特願 2003-003137

出 願 人 履 歴 情 報

識別番号

[000232047]

- |          |                  |
|----------|------------------|
| 1. 変更年月日 | 1997年 6月 5日      |
| [変更理由]   | 住所変更             |
| 住 所      | 東京都港区芝浦三丁目18番21号 |
| 氏 名      | 日本電気エンジニアリング株式会社 |
| 2. 変更年月日 | 2003年 3月 3日      |
| [変更理由]   | 名称変更             |
|          | 住所変更             |
| 住 所      | 東京都港区芝五丁目7番1号    |
| 氏 名      | 株式会社エヌ・イー・エフ     |



特願 2003-003137

出 願 人 履 歴 情 報

識別番号

[303013763]

1. 変更年月日  
[変更理由]

住 所  
氏 名

2003年 3月 3日

新規登録

東京都港区芝浦三丁目18番21号  
日本電気エンジニアリング株式会社